

GD32 介绍与 STM32 兼容性汇总

一、GD32 与 STM32 异同

1. 相同点

- 1) 外围引脚定义: 相同型号的管脚定义相同
- 2) Cortex M3 内核: STM32F103 内核 R1P1 版本, STM32F205 内核 R2P1, (图 1.2) GD32 内核 R2P1 版本, 此内核修复了以前的一些 bug
- 3) 芯片内部寄存器, 外部 IP 寄存器地址: 逻辑地址地址相同, 主要是根据 STM32 的寄存器和物理地址, 做的正向研发但是有些默认值不同, 需要初始化善
- 4) 函数库文件: 函数库相同, 优化需要更改头文件
- 5) 编译工具: 完全相同例如: keil MDK、IAR
- 6) 型号命名方式: 完全相同

2. 外围硬件区别

- 1) 电压范围: GD32F: 2.0-3.6V STM32F: 2.6-3.6V (外部电压)
GD32F: 1.2V STM32F: 1.8V (内核电压)
- 2) BOOT 0 管脚: Flash 程序运行时, BOOT0 在 STM32 上可悬空, GD32 必须外部下拉
- 3) ESD 参数: STM32 人体模式 2KV, 空气模式 500V
GD32 人体模式 4KV, 空气模式 10KV

3. 内部结构差别

- 1) 启动时间: GD32 启动设置时间稍长, 延长上电时序
- 2) 主频时钟: GD32F10 系列高达 108MHZ STM32F10 系列只能 72MHZ
- 3) Flash 擦除时间: GD32 是 60ms/page, STM 30ms/page
- 4) FLASH 容量: GD32 最大容量 3M
- 5) SRAM 空间: GD32F103 系列、GD32F105\107 系列 SRAM 96K
- 6) VB 外扩总线 FSMC: GD32 100PIN 配置总线输出, STM32 100PIN 并且 256k 以上才配置总线输出 (图 1.5/1.6)

4. 功耗区别 (以 128k 以下容量的作为参考) (图片部分四 1.0、1.1)

- | | | |
|-----------------------|---------------|---------------|
| 1) 睡眠模式 Sleep: | GD32F: 12.4mA | STM32F: 7.5mA |
| 2) 深度睡眠模式 Deep Sleep: | GD32F: 1.4mA | STM32F: 24uA |
| 3) 待机模式 Stand By: | GD32F: 10.5uA | STM32F: 3.4uA |

4) 运行功耗: GD32F: 32.4mA/72M STM32F: 52mA/72M

5. 内部 FLASH 区别

- 1) ISP: 擦写时间同 STM32 有差异, 使用新版软件
- 2) IAP: 擦写时间相同, 按字写入, 按页擦除
- 3) 存储寿命: 10 万次擦写, 数据保存 20 年以上
- 4) 加密特性: 除了常规的禁止读出和 ID 号码加密之外, GD32 数据写入 Flash 时, 有存储逻辑地址连续, 物理地址不连续的特性

GD32 介绍与兼容性详析

1. 系统

1) 问题: STM32 晶振起振问题

原因	启动时间问题, GD32 与 STM32 在启动时间上存在差别, GD32 为了让 MCU 更准确复位, 将启动时间做了优化
解决方法	将宏定义: #define HSE_STARTUP_TIMEOUT ((uint16_t)0x0500) 修改为: #define HSE_STARTUP_TIMEOUT ((uint16_t)0xFFFF) 备注: 启动时间宏定义所在位置: 1、在 V3.X 的库, 其启动时间宏定义在 stm32f10x.h 头文件中 (路径: \.\Libraries\CMSIS\CM3)。 (库版本的不同, 所在目录也有所不同) 2、在 V3.0 以前的库, 其启动时间宏定义在 stm32f10x_rcc.c 源文件中 (HSEStartUp_TimeOut) (路径: \.\Libraries\STM32F10x_StdPeriph_Driver\src)。
型号	GD32F103C8T6
代表客户	

2) 问题: GD32 MCU 主频支持 108MHz 高性能, 在代码移植方面需要注意哪些?

原因	GD32 采用专利技术提高了相同工作频率下的代码执行速度, 带来了高性能的使用体验。
解决方法	因此如果代码有用到 for 循环或 while 循环语句做精确定时的, 定时时间会由于代码执行速度加快而使循环的时间变短。使用 Timer 定时器则没有影响。
型号	GD32F103C8T6
代表客户	

2. 内部 Flash

1) 问题：芯片不能设置读保护

原因	由于 GD 的 Flash 是自己的专利技术，SM 的 Flash 是第三方提供的，所以 GD 的 Flash 和 SM 的 Flash 有些许差异。GD 的擦除时间更长一点
解决方法	<p>在写完 KEY 序列以后，需要读该位，确认 key 已生效。</p> <p>所以，这里应该插入</p> <pre>While(! (FLASH->CR & 0x200)); // Wait OPTWRE</pre> <p>或可简单插入两个 NOP。</p> <pre>__NOP(); __NOP();</pre> <p>在 ST 库中，只有</p> <pre>FLASH_StatusFLASH_EraseOptionBytes(void) FLASH_StatusFLASH_ProgramOptionByteData(uint32_t Address, uint8_t Data) FLASH_StatusFLASH_EnableWriteProtection(uint32_t FLASH_Pages) FLASH_StatusFLASH_ReadOutProtection(FunctionalStateNewState)</pre> <p>四个函数需要修改。</p>
型号	GD32F103RBT6
代表客户	

2) 问题： IAP 在应用中编程

原因	GD32 由于自有 flash 的 0 访问时序，同 STM32 在 Flash 的 Erase 和 Program 上存在差别，GD32 的 Erase 和 Program 时间比 STM32 的稍微长些,建议对 Erase 和 Program 时间进行修改。
解决方法	<p>将宏定义</p> <pre>#define EraseTimeout ((uint32_t)0x000B0000) #define ProgramTimeout ((uint32_t)0x00002000)</pre> <p>修改为：</p> <pre>#define EraseTimeout ((uint32_t)0x000FFFFF) #define ProgramTimeout ((uint32_t)0x0000FFFF)</pre> <p>备注：Erase 和 Program 时间宏定义在 stm32f10x_flash.c 源文件中（路径： \\.\Libraries\STM32F10x_StdPeriph_Driver\src）</p>
型号	GD32F103RBT6
代表客户	

3) 问题：用 IAR 下载完程序以后程序不能自动运行

解决方法	在批量生产的时候首先会烧写一个 USB 的 boot，这个 boot 自动运行后在由上
------	---

	位机软件进行烧写应用程序。如果 boot 程序不能自动运行则需要重新插拔一次电源。给生产造成一些麻烦。产生不能自动运行程序的原因是如果程序设置读保护的话需要等待 FLASH_CR 的第 9[OPTWRE]位为 1.如果没有置位的话继续执行就会出错。由于 ST 的执行速度慢，程序执行到读 FLASH_CR 寄存器的时候该位已经置 1，GD 的执行速度比较快，程序运行到这时候该位还没置 1，因此需要在 FLASH_ReadOutProtection 函数里面添加一些轮询该位为 1 或者加一些延时。
型号	GD32F103RBT6
代表客户	

3. ISP 烧写软件

1) 问题：某些厂家 2012 年以前旧版本的 ISP 写入软件可能会出现不兼容情况

原因	GD32 芯片内核版本较新
解决方法	<p>建议到 www.mcuisp.com 下载最新版本的 MCUIISP。另外 GD32 也有专门的烧写软件（GigaDevice MCU ISP Programmer）可以到 http://bbs.21ic.com/gd32 论坛下载。</p> <p>如果使用自制的 ISP 软件或脱机编程器，实现 ST 和 GD 完全兼容，建议修改以下参数。</p> <p>1、 页擦除等待超时时间增加至 300ms,整片擦除等待超时时间增加至 3s 左右。</p> <p>2、 字编程等待超时时间增加至 2ms，页编程等等超时时间增加至 300ms。</p>
型号	GD32F103C8T6
代表客户	

4. I/O 口

1) 问题：Io 口外部中断，使用了 IMR 寄存器不能开关中断

原因	在关闭期间，如果外部引脚有电平的变化，在使用 IMR 打开中断后会马上进入中断服务程序。理论是打开中断前，不管脚脚是否有电平的变化，都不会影响到打开后的中断响应。
解决方法	<p>所以解决方法就是通过禁用上升沿或者下降沿检测寄存器来开关中断，不能使用 IMR 屏蔽寄存器。程序如下：</p> <pre> EXTI->FTSR &= ~EXTI_Line3; //关闭沿检测，以达到关闭中断的目的，下降沿使用 FTSR 寄存器，上升沿使用 RTSR 寄存器 EXTI->PR = EXTI_Line3; EXTI->FTSR = EXTI_Line3; </pre>
型号	
代表客户	

2) 问题：在使用低功耗情况下，PA8 为什么不可用？

原因	在使用低功耗的情况下，PA8 会被 MCU 在内部被制地
解决方法	在使用低功耗情况下，PA8 一般悬空不用
型号	GD32F103C8T6
代表客户	

3) 问题：GD32F103/101 系列 Flash 128KB 及以下的型号，两个模块复用同一个 I/O 口输出时，有不同吗？

原因	I/O 口输出分配是按照模块优先级整体分配并占用的。所以对于优先级别高的模块，即使有一些功能没有使用并且 I/O 空闲，但由于已经是整体分配并占用，所以其他模块也不可用
例如	(1) TIM2_CH2 和 USART2_RTS 在 USART2 时钟使能后，PA1 只能作为 USART2_RTS 使用，如果 USART2 不使用硬件流控，该 IO 也不能作为 TIM_CH2 使用。 (2) USART1_RTS 和 CAN1_TX 共用 PA12，USART 优先级别比 CAN bus 高，所以 PA12 固定分配给 USART1，不能作为 CAN1_TX 使用。 但这种现象，只发生在两个模块都是配置成输出时。如一个输出一个输入，或两个皆为输入，则无问题。
型号	GD32F103/101 系列 Flash 128KB 及以下的型号
代表客户	

5. 定时器

1) 问题：定时器输入捕获模式不能硬件清中断

原因	定时器输入捕获模式不支持硬件清中断
解决方法	软件清除
型号	GD32F103C8T6
代表客户	

2) 问题：定时器向上脉冲计数模式不正常

原因	定时器的用法差异
解决方法	脉冲计数模式下，装载值必须设置为比预期值大，否则不计数 在 ST 上如果重载值不设置（初始为 0）的时候，CNT 可以正常计数。 在 GD 上如果重载值不设置保持初始为 0 的时候，会因为重载值为零，即便是来一个脉冲也会导致所有的寄存器复位从而不能正常计数。
型号	GD32F1 系列 MCU (Flash 256KB 及以上的型号)
代表客户	

3) 问题：Timer 定时器的 channel 配置成 Input Capture mode 时，GD32F103 读取寄存器 TIMx_CCRx 不能清除 CCIF 标志？

原因	目前 GD32 不使用此方法
解决方法	该中断标记要使用软件清除。

型号	GD32F103C8T6
代表客户	

6. 串口 USART

1) 问题：USART 连续发送数据，数据会不准确？

原因	字节间有空闲位 (图 1.3)
解决方法	对于一般的通讯来说，是不会有影响的，只对于一般在通讯上有特殊协议的，才会产生数据不准确的情况 所以，特定情况，修改程序
型号	GD32
代表客户	

7. I2C 总线

1) 问题：I2c 不能正常工作

原因	因为 GD 的 I2C 相对 SM 的来说要少一个标志位
解决方法	宏地址定义改变 <pre>#define I2C_EVENT_SLAVE_TRANSMITTER_ADDRESS_MATCHED ((uint32_t)0x00060002) #define I2C_EVENT_MASTER_TRANSMITTER_MODE_SELECTED ((uint32_t)0x00070002)</pre>
型号	GD32
代表客户	

8. ADC 采集

1) 问题：ADC 采样不能正常工作

问题	
解决方法	分三个方面 1. 当 ADON=0 时写入 1 后，需要等待一段时间 t_WAIT，如果用 ST 库的话就在 ADC_CMD 后面加 20us 左右的延时。 2. GD32 的 AD 的精度变的比 ST 高，所以在设计阻抗电路和 ST 的不同，周期与外部阻抗二者间的关系给出公式 $R_{AIN} + R_{ADC} < T_S / (f_{ADC} \times C_{ADC} \times \ln(2^{(N+2)}))$ 3. 如果采用中断获得采样数据后，需要软件清除中断。
型号	
代表客户	

9. SDIO

1) 问题: DIO DAT 3 pin 的在 1 bit bus mode 下的问题

产生影响	SDIO 在 1 bit bus mode 下, DAT 3 pin 是低电平, 这样会导致 SD Card 进入 SPI 模式
解决方法	建议在 SDIO 使能之前, 先把 SDIO DAT 3 pin 配置成 GPIO OUTPUT High 或者 input 功能, 使 SDIO DAT 3 pin 保持高电平即可
型号	
代表客户	

10. USBOTG

1) 问题: USBOTG 作为从机, 电脑检测不到连接?

原因	函数库的更新
解决方法	有用户已经测试, 使用 ST 的旧版 OTG 库(2010 年 7 月 5 日 V3.2.1)的程序, 需要在 OTGD_FS_CoreInit 函数中, 把 OTGD_FS_CoreReset()放到配置 gccfg 之前, 否则 corereset 会清掉 gccfg 的配置。使用 ST 的新版 OTG 库(2012 年 3 月 19V2.1.0)则中没有这个问题
型号	
代表客户	

二、 注意事项

1. TIM、ADC 模块

1、Timer、ADC 模块的触发信号宽度有何要求?

由于内部有高速和低速两条外围总线, Timer、ADC 模块和其他外设共同使用这两个总线。GD32F103/101 系列 Flash 128KB 及以下的型号, Timer、ADC 等模块识别触发信号的条件是触发信号宽度大于模块所在总线的时钟宽度。

2、ADC_SR 中的 EOC 标志位如何使用?

GD32F103/101 系列 Flash 128KB 及以下的型号, 在 ADC 的 Regular group 或 Injected group 转换完成时, 由硬件自动置 1; 由软件写入 0 清除该位。参见 AN003 文档 Section 3。

3、Timer 定时器的 channel 配置成 Input Capture mode 时, GD32F103 读取寄存器 TIMx_CCRx 不能清除 CCxIF 标志?

目前 GD32 不使用此方法, 该中断标记要使用软件清除。

2. 配置 108MHZ

1、GD32F105/107 系列 MCU 配置为 108MHz 有何不同？

通过 Clock configuration register (RCC_CFGR) 中，第 21: 18 位为 PLLMUL[3:0]，再结合第 29 位 PLLMUL[4]组成 5 位的位域来确定 PLL 倍频系数，即通过软件配置来定义 PLL 的倍频系数，且 PLL 输出频率绝对不得超过最高主频(108MHz)。

3. USB

1、USB 外设的工作频率有限制吗？

有最低工作频率的要求，也就是 APB1 分频后的时钟必须大于 12MHz，比如 HCLK 为 56MHz，APB1 的最大分频系数为 4， $56/4 = 14\text{MHz}$ ，可以正常工作。

三、 相应图片

1. 内核

ID	Cat	Summary of Erratum				
			r1 p1 -00 no IO	r1 p1 -01 no IO	r2 p0 -00 no IO	r2 p1 -00 no IO
752419	Cat 2	Interrupted loads to SP can cause erroneous behaviour	X	X	X	X
740455	Cat 2	SVC and DnsFault/MemManage may occur out of order	X	X	X	
602117	Cat 2	LDRD with base in list may result in incorrect base register when interrupted or faulted	X	X	X	
563915	Cat 2	Event Register is not set by interrupts and debug	X	X	X	
674118	Cat 3	TBH will never cause an alignment fault	X	X	X	
661722	Cat 3	External event may be lost when core is sleeping	X	X	X	
641267	Cat 3	Bit-band access could read or write wrong bit in BE8	X	X	X	
616516	Cat 3	Incorrect core feature identification registers	X	X	X	
612616	Cat 3	HPROU and MEMAIIK incorrect on some unaligned transactions	X	X	X	
607266	Cat 3	ETM traces BKPT as an executed instruction	X	X	X	
531064	Impl	SWJ-DP missing POR reset sync	X	X		
511864	Cat 3	Cortex-M3 may fetch instructions using incorrect privilege on return from an exception	X	X		
532314	Cat 3	DWT CPI counter increments during sleep	X	X		
538714	Cat 3	Cortex-M3 TPIU Clock Domain crossing	X	X		
548721	Cat 3	Internal write buffer could be active whilst asleep	X	X		
463763	Cat 3	BKPT in debug monitor mode can cause DFSR mismatch	X	X		
463764	Cat 3	Core may freeze for SLEEPONEXIT single instruction ISR	X	X		
463769	Cat 3	Unaligned MPU fault during a write may cause the wrong data to be written to a successful first access	X	X		
429964	Cat 2	Async not generated if no trace in previous session	X			
429965	Cat 2	Trigger packets sometimes not inserted in trace stream	X			

图 1.2

2. USART

GD 在连续发送数据的时候每两个字节之间会有一个 Bit 的 Idle。如下图：

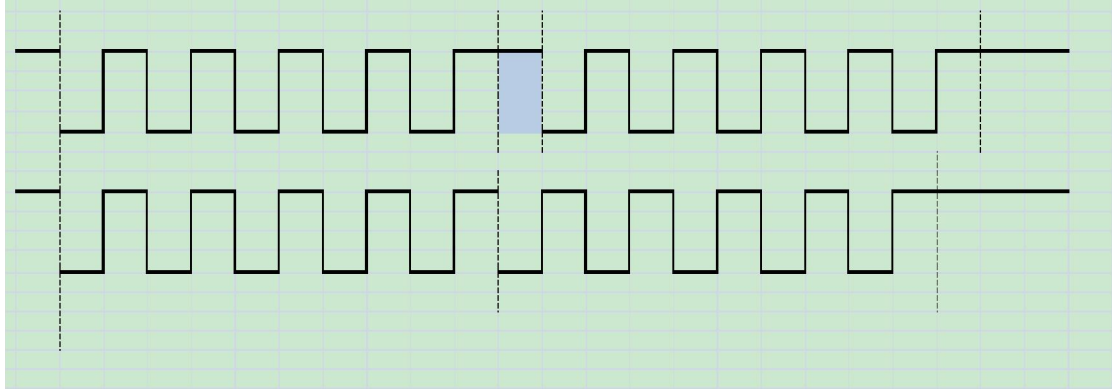


图 1.3

北京锐鑫同创科技有限公司

<http://www.realsense.com.cn/>

作者：Frank Wang

frank@realsense.com.cn

MP: 13823278033